
第 12 章 I/O 端口

目录

本章包括下列主题：

12.1	简介	12-2
12.2	控制寄存器	12-3
12.3	工作模式	12-8
12.4	节能模式下的操作	12-17
12.5	各种复位的影响	12-17
12.6	相关应用笔记	12-18
12.7	版本历史	12-19

注： 本系列参考手册章节旨在用作对器件数据手册的补充。根据不同的器件型号，本手册章节可能并不适用于所有 PIC32 器件。

请参见当前器件数据手册中“**I/O 端口**”章节开头部分的注释，以检查本文档是否支持您所使用的器件。

器件数据手册和系列参考手册章节可从 Microchip 网站下载：<http://www.microchip.com>。

12.1 简介

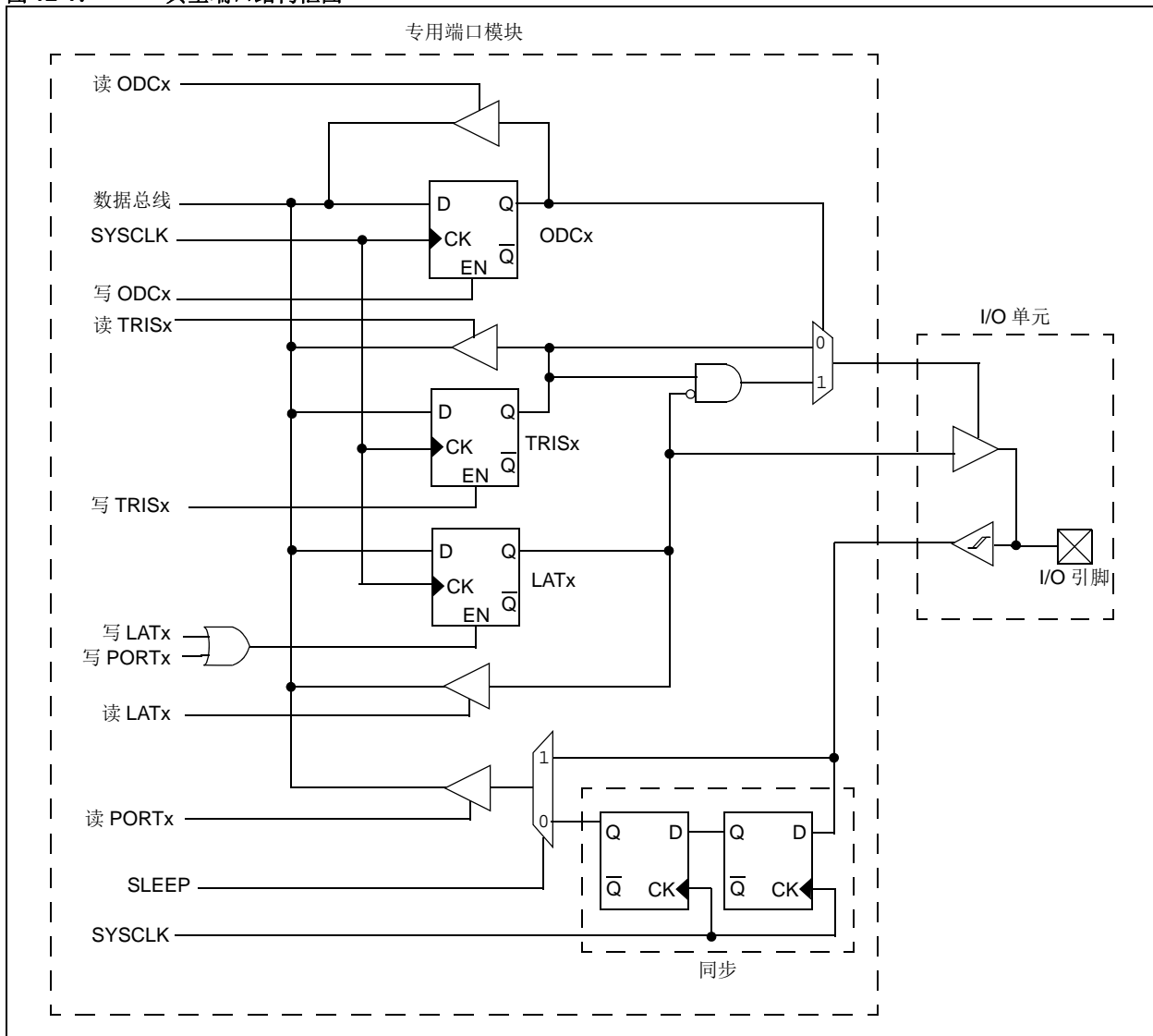
通用 I/O 引脚可被认为是最简单的外设。这些 I/O 引脚使 PIC32 单片机能够监视和控制其他器件。为了增加器件的灵活性和功能性，一些引脚需要与其他功能复用。这些功能取决于器件上所具有的外设部件。一般来说，当某个外设正在工作时，其相应的引脚就不能被用作通用 I/O 引脚。

下面列出了 I/O 端口模块的部分主要特性：

- 可单独使能 / 禁止输出引脚的漏极开路
- 可单独使能 / 禁止输入引脚的上拉
- 可监视选定输入并在检测到不匹配条件时产生中断
- 可在 CPU 休眠和空闲模式下继续工作
- 可使用 CLR、SET 和 INV 寄存器进行快速位操作

图 12-1 给出了典型 I/O 端口结构的框图。该框图显示了许多可以在 I/O 引脚上进行复用的外设功能。

图 12-1: 典型端口结构框图



12.2 控制寄存器

注： 不是所有寄存器及其相关位在所有器件上都可用。更多详细信息，请参见具体器件数据手册。

在读写任意 I/O 端口之前，应该先为应用正确配置所需的引脚。每个 I/O 端口都有 9 个与端口操作直接关联的寄存器和一个控制寄存器。每个 I/O 端口引脚在这些寄存器中都具有相应的位。在本章中，字母“x”表示任意或所有端口模块。例如，TRISx 表示 TRISA、TRISB 和 TRISC 等。如果任何位及其关联的数据和控制寄存器对于特定器件是无效的，则会被禁止，并读为零。

关于本章中寄存器的更多信息，请参见具体器件的数据手册。

12.2.1 三态功能配置寄存器 (TRISx)

TRISx 寄存器用于配置通过端口 I/O 引脚的数据方向。TRISx 寄存器位决定 PORTx I/O 引脚是输入还是输出：

- 如果数据方向位为 1，相应的 I/O 端口引脚为输入
- 如果数据方向位为 0，相应的 I/O 端口引脚为输出
- 读 TRISx 寄存器时，将会读取最后写入 TRISx 寄存器的值
- 上电复位之后，所有 I/O 端口引脚都定义为输入

12.2.2 PORT 功能配置寄存器 (PORTx)

PORTx 寄存器用于访问 I/O 引脚：

- 写 PORTx 寄存器时，数据将会写入相应的 LATx 寄存器 (PORTx 数据锁存器)。那些配置为输出的 I/O 端口引脚会被更新
- 写 PORTx 寄存器实际上等同于写 LATx 寄存器
- 读 PORTx 寄存器时，将会读取施加到端口 I/O 引脚的同步信号

12.2.3 锁存功能配置寄存器 (LATx)

LATx 寄存器 (PORTx 数据锁存器) 用于保存写入端口 I/O 引脚的数据：

- 写 LATx 寄存器时，会将数据锁存到相应的端口 I/O 引脚。那些配置为输出的 I/O 端口引脚会被更新
- 读 LATx 寄存器时，将会读取 PORTx 数据锁存器中保存的数据，而不是从端口 I/O 引脚读取数据

12.2.4 漏极开路配置寄存器 (ODCx)

每个 I/O 引脚都可被单独配置为常规数字输出或漏极开路输出。这是由与每个 I/O 引脚相关的漏极开路控制寄存器 ODCx 控制的。如果 I/O 引脚的 ODCx 位为 1，则该引脚作为漏极开路输出引脚。如果 I/O 引脚的 ODCx 位为 0，则该引脚被配置为常规数字输出引脚 (ODCx 位仅对输出引脚有效)。发生复位后，ODCx 寄存器的所有位的状态均设为 0。

漏极开路特性可通过外部上拉电阻，在所需的任意 5V 耐压引脚上产生高于 VDD (如 5V) 的输出电压。所允许的最大漏极开路电压与最大 VIH 规范相同。ODCx 寄存器在所有 I/O 模式下均有效，使得即使有外设正在控制引脚，也可以产生漏极开路输出。虽然用户可以通过操作对应的 LATx 和 TRISx 位来达到相同的效果，但该过程不允许外设漏极开路模式下工作 (I²C™ 引脚的默认操作除外)。因为 I²C 引脚已经是漏极开路引脚，所以 ODCx 设置不会影响 I²C 引脚。同样，在 JTAG 扫描单元插入到 ODCx 逻辑和 I/O 之间时，ODCx 设置也不会影响 JTAG 输出特性。

12.2.5 模拟和数字端口引脚配置寄存器 (ANSELx)

ANSELx (或 AD1PCFG) 寄存器控制模拟端口引脚的操作。端口引脚要作为模拟输入功能, 必须将其对应的 ANSELx 和 TRISx 位置 1 (或 AD1PCFG 清零)。为了在数字模块 (如定时器和 UART 等) 中将端口引脚用作 I/O 功能, 必须将相应的 ANSELx 位清零 (或 AD1PCFG 置 1)。

ANSELx 寄存器的默认值为 0xFFFF (或者 AD1PCFG 为 0x0000), 因此所有共用模拟功能的引脚均默认为模拟 (非数字)。

如果在 TRISx 位清零 (输出) 的同时 ANSELx 位置 1 (或 AD1PCFG 清零), 则数字输出电平 (VOH 或 VOL) 由模拟外设转换, 如 ADC 模块或比较器模块。

当读取 PORTx 寄存器时, 所有配置为模拟输入通道的引脚读为零 (低电平)。

配置为数字输入的引脚不转换为模拟输入。任何引脚上的模拟电平定义为数字输入 (包括 ANx 引脚) 会导致输入缓冲器消耗超出器件规范的电流。

12.2.6 输入电平变化通知寄存器

I/O 端口的输入电平变化通知 (CN) 功能允许 PIC32 器件向处理器产生中断请求以响应选定输入引脚上的状态变化。该特性甚至可以在时钟禁止时, 在休眠模式下检测到输入状态变化。

每个 I/O 端口上与 CN 功能相关的 5 个控制寄存器:

- 电平变化通知使能 (CNENx)
- 电平变化通知状态 (CNSTATx)
- 电平变化通知上拉使能 (CNPUEx)
- 电平变化通知下拉使能 (CNPDX)
- 电平变化通知控制 (CNCONx)

CNENx 寄存器包含用于每个输入引脚的 CN 中断允许控制位。将任意位置 1 会允许相应引脚的 CN 中断。

CNSTATx 寄存器指示在上一次读取 PORTx 位后相应引脚上是否产生电平变化。

每个 I/O 引脚上还连接一个弱上拉和一个弱下拉。上拉充当拉电流或灌电流源连接到引脚, 并且当连接按钮或键盘设备时无需外部电阻。通过 CNPUEx 和 CNPDx 寄存器可以分别使能上拉和下拉, 这两个寄存器包含每个引脚的控制位。将任意位置 1 会允许相应引脚的弱上拉和 / 或下拉。

注: 当端口引脚配置为数字输出时, 应总是禁止电平变化通知引脚上的上拉和下拉。

寄存器 12-1 中显示了另一个控制寄存器 (CNCONx)。

12.2.7 外设引脚选择寄存器

外设引脚选择 [引脚名称]R 寄存器 (寄存器 12-2) 和外设引脚选择输出 (RPNR) 寄存器 (寄存器 12-3) 提供外设引脚选择输入和输出的控制位。关于配置这些寄存器的详细信息, 请参见第 12.3.1.4 节 “输入映射” 和第 12.3.1.5 节 “输出映射”。

12.2.8 SET、CLR 和 INV I/O 端口寄存器

每个 I/O 模块寄存器具有关联的 SET、CLR 和 INV 寄存器，用于提供原子级位操作。正如寄存器名称所示，向 SET、CLR 或 INV 寄存器写入值会有效地执行其名称所示的操作，但只会修改相应的基址寄存器中指定为 1 的位。不会修改指定为 0 的位。

- 向 TRISASET 寄存器写入 0x0001，只会将基址寄存器 TRISA 中的 bit 0 置 1
- 向 PORTDCLR 寄存器写入 0x0020，只会将基址寄存器 PORTD 中的 bit 5 清零
- 向 LATCINV 寄存器写入 0x9000，只会将基址寄存器 LATC 中的 bit 15 和 bit 12 取反

读取 SET、CLR 和 INV 寄存器会返回未定义的值。要查看对 SET、CLR 或 INV 寄存器执行写操作后的效果，必须读取基址寄存器。

除了具体器件数据手册中特别备注外，SET、CLR 和 INV 寄存器在所有模块及其寄存器上可用。翻转 I/O 引脚的典型方法需要用软件对 PORTx 寄存器执行读 - 修改 - 写操作。例如，读 PORTx 寄存器、设置掩码并修改所需的输出位，将结果值回写到 PORTx 寄存器中。该方法容易受读 - 修改 - 写问题影响：读取端口值之后，端口值可能会在修改数据回写之前更改，从而更改先前状态。该方法需要的指令数也更多。

```
PORTA ^= 0x0001;
```

更高效的原子级方法是使用 PORTxINV 寄存器。写 PORTxINV 寄存器实际上会对目标基址寄存器执行读 - 修改 - 写操作，等效于上面介绍的软件操作，但它是在硬件中执行的。要使用该方法翻转 I/O 引脚，可以向 PORTxINV 寄存器的相应位中写入 1。该操作将会读取 PORTx 寄存器，仅将指定为 1 的那些位取反，并将结果值写入 LATx 寄存器，从而在单个原子级指令周期中翻转相应的 I/O 引脚。

```
PORTAINV = 0x0001;
```


寄存器 12-3: RPNR: 外设引脚选择输出寄存器⁽¹⁾

位范围	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0
31:24	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
23:16	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
15:8	U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
	—	—	—	—	—	—	—	—
7:0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
	—	—	—	—	RPNR<3:0>			

图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 时的值

1 = 置 1

0 = 清零

x = 未知

bit 31-4 未实现: 读为 0

bit 3-0 **RPNR<3:0>**: 外设引脚选择输出位
关于输出引脚选择值, 请参见表 12-2。

注 1: 只有当 IOLOCK 配置位 (CFGCON<13>) = 1 时才能修改寄存器值。

12.3 工作模式

12.3.1 外设引脚选择 (PPS)

通用器件的主要挑战是提供尽可能多的外设功能，同时将其与 I/O 引脚功能的冲突降到最小。在低引脚数器件上，这一挑战更为严峻。在需要多个外设复用同一个引脚的应用中，要在应用程序代码中进行变通比较困难，换句话说彻底重新设计可能是唯一的选择。

外设引脚选择 (Peripheral Pin Select, PPS) 配置提供了这些选择的替代方法，使得用户可以在较宽的 I/O 引脚范围内选择和配置外设功能。通过增加特定器件上可用的引脚配置选项，用户可以让器件更好地适合他们的整个应用，而不必通过修改应用来适应器件。

PPS 配置功能通过固定数量的数字 I/O 引脚进行操作。用户可以将大多数数字外设的输入和 / 或输出单独映射到这些 I/O 引脚。PPS 通过软件执行，通常不需要对器件进行重新编程。一旦建立外设映射，就同时包含了硬件保护，以防止对外设映射的意外或错误更改。

12.3.1.1 可用的引脚

可用引脚的数目取决于特定器件及其引脚数。支持 PPS 功能的引脚在它们的引脚全称中包含名称 “RPn”，其中 “RP” 表示可重映射的外设，“n” 是可重映射的端口编号。

注： 请参见具体器件的数据手册了解可用性。

12.3.1.2 可用的外设

PPS 管理的外设都是仅数字外设。这些外设包括一般串行通信 (UART 和 SPI)、通用定时器时钟输入、与定时器相关的外设 (输入捕捉和输出比较) 以及电平变化中断输入。

相比较而言，一些仅数字外设模块从未包含在 PPS 功能中。这是因为这类外设功能需要特定端口上的特殊 I/O 电路，且不能很容易地连接到多个引脚。这些模块包括 I²C 等。类似的要求排除了所有带模拟输入的模块，例如 ADC。

可重映射和不可重映射外设之间的主要差异在于可重映射外设与默认的 I/O 引脚无关。必须始终在使用外设前将其分配给特定的 I/O 引脚。相反，不可重映射外设始终在默认引脚上可用，假设该外设有效且与其他外设没有冲突。

当给定 I/O 引脚上的可重映射外设有效时，它的优先级高于所有其他数字 I/O 和与该引脚相关的数字通信外设。优先级与被映射外设的类型无关。可重映射外设的优先级永远不会高于与该引脚相关的任何模拟功能。

12.3.1.3 控制 PPS

PPS 功能通过以下两组 SFR 控制：一组映射外设输入，另一组映射外设输出。因为它们是分别控制的，所以可以不受限制地将特定外设的输入和输出 (如果外设同时具有输入和输出) 配置在任何可选择的功能引脚上。

外设与外设可选择引脚之间的关系用两种不同的方式进行处理，这取决于被映射的是输入还是输出。

12.3.1.4 输入映射

PPS 选项的输入根据外设进行映射。即，与外设相关的控制寄存器指示要被映射的引脚。[引脚名称]R 寄存器（其中 [引脚名称] 是指表 12-1 中列出的外设引脚）用来配置外设输入映射（见寄存器 12-2）。每个寄存器包含一组 4 位位域。使用适当的值对这些位域进行编程会将具有对应值的 RPN 引脚映射到该外设。表 12-1 给出了所有位域的有效值范围的示例。

注： 关于输入引脚选择，请参见具体器件的数据手册。

例如，图 12-2 给出了 U1RX 输入的可重映射引脚选择。

图 12-2: U1RX 的可重映射输入示例

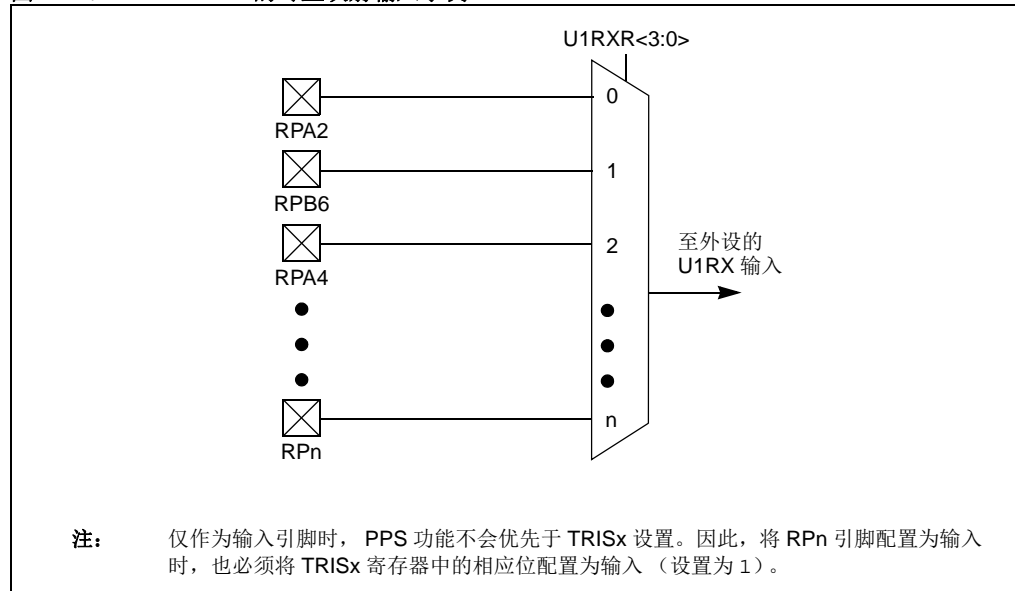


表 12-1: 输入引脚选择⁽¹⁾

外设引脚	[引脚名称]R SFR	[引脚名称]R 位	[引脚名称]R 值与 RPN 引脚选择
INT4	INT4R	INT4R<3:0>	0000 = RPA0 0001 = RPB3 0010 = RPB4 0011 = RPB15 0100 = RPB7 0101 = RPC7 0110 = RPC0 0111 = RPC5 1000 = 保留 • • • 1111 = 保留
T2CK	T2CKR	T2CKR<3:0>	
IC4	IC4R	IC4R<3:0>	
$\overline{SS1}$	SS1R	SS1R<3:0>	
REFCLKI	REFCLKIR	REFCLKIR<3:0>	
INT3	INT3R	INT3R<3:0>	0000 = RPA1 0001 = RPB5 0010 = RPB1 0011 = RPB11 0100 = RPB8 0101 = RPA8 0110 = RPC8 0111 = RPA9 1000 = 保留 • • • 1111 = 保留
T3CK	T3CKR	T3CKR<3:0>	
IC3	IC3R	IC3R<3:0>	
$\overline{U1CTS}$	U1CTSR	U1CTSR<3:0>	
U2RX	U2RXR	U2RXR<3:0>	
SDI1	SDI1R	SDI1R<3:0>	
INT2	INT2R	INT2R<3:0>	0000 = RPA2 0001 = RPB6 0010 = RPA4 0011 = RPB13 0100 = RPB2 0101 = RPC6 0110 = RPC1 0111 = RPC3 1000 = 保留 • • • 1111 = 保留
T4CK	T4CKR	T4CKR<3:0>	
IC1	IC1R	IC1R<3:0>	
IC5	IC5R	IC5R<3:0>	
U1RX	U1RXR	U1RXR<3:0>	
$\overline{U2CTS}$	U2CTSR	U2CTSR<3:0>	
SDI2	SDI2R	SDI2R<3:0>	
OCFB	OCFBR	OCFBR<3:0>	
INT1	INT1R	INT1R<3:0>	
T5CK	T5CKR	T5CKR<3:0>	
IC2	IC2R	IC2R<3:0>	0000 = RPA3 0001 = RPB14 0010 = RPB0 0011 = RPB10 0100 = RPB9 0101 = RPC9 0110 = RPC2 0111 = RPC4 1000 = 保留 • • • 1111 = 保留
$\overline{SS2}$	SS2R	SS2R<3:0>	
OCFA	OCFAR	OCFAR<3:0>	

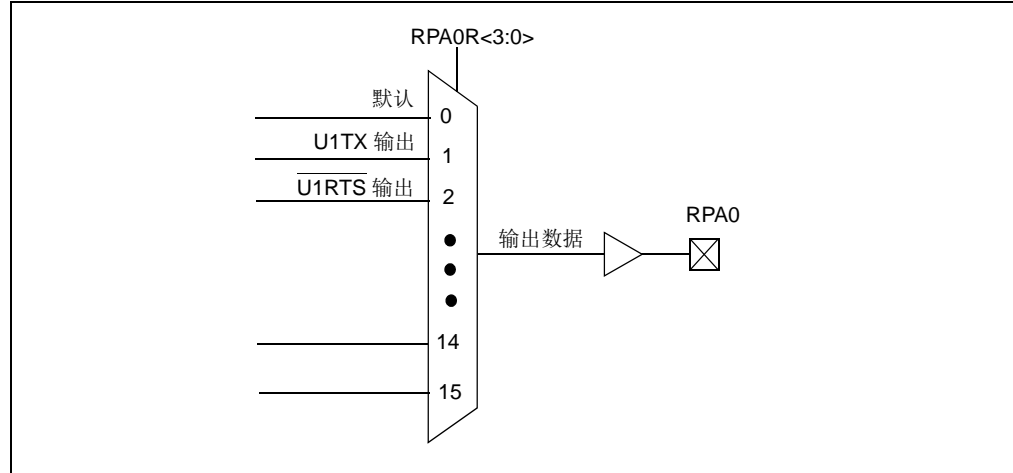
注 1: 该表给出了输入引脚选择的示例。关于可用的选择, 请参见具体器件的数据手册。

12.3.1.5 输出映射

与输入相比，PPS 选项的输出在引脚基础上进行映射。在这种情况下，与特定引脚相关的控制寄存器指示要被映射的外设输出。RPNR 寄存器（寄存器 12-3）用于控制输出映射。与 [引脚名称]R 寄存器相同，每个寄存器包含一组 4 位位域。位域值对应一个外设，该外设的输出映射到引脚（见表 12-2 和图 12-3）。

空输出与输出寄存器的复位值 0 相关。这样做可确保在默认情况下，可重映射输出保持与所有输出引脚之间的断开状态。

图 12-3: RPA0 的可重映射输出的复用示例



12.3.1.6 控制配置更改

由于可以在运行时更改外设的重映射，因此需要对外设重映射设置一些限制条件以防意外更改配置。PIC32 器件具有 2 个功能可防止对外设映射的更改：

- 控制寄存器锁定序列
- 配置位选择锁定

12.3.1.6.1 控制寄存器锁定

正常工作状态下，不允许写 RPNR 和 [引脚名称]R 寄存器。尝试写入操作看似正常执行，但实际上寄存器的内容保持不变。要更改这些寄存器，必须用硬件进行解锁。寄存器锁定由 IOLOCK 配置位（CFGCON<13>）控制。将 IOLOCK 位置 1 可防止对控制寄存器的写操作；将 IOLOCK 位清零则允许写操作。

要置 1 或清零 IOLOCK 位，必须执行一个解锁序列。详情请参见《PIC32 系列参考手册》中的第 6 章“振荡器”（DS61112）。

12.3.1.6.2 配置位选择锁定

作为又一层保护，可配置器件以阻止对 RPNR 和 [引脚名称]R 寄存器执行多次写会话。IOL1WAY 配置位（DEVCFG3<29>）会阻止 IOLOCK 位在置 1 后再被清零。如果 IOLOCK 位保持置 1，则不会执行寄存器解锁过程，且不能写入 PPS 控制寄存器。清零该位并重新使能外设映射的唯一方法是执行器件复位。

在默认（未编程）状态下，IOL1WAY 位被置 1，限制用户只能进行一次写会话。

表 12-2: 输出引脚选择⁽¹⁾

RPN 端口引脚	RPNR SFR	RPNR 位	RPNR 值与外设选择
RPA0	RPA0R	RPA0R<3:0>	0000 = 无连接
RPB3	RPB3R	RPB3R<3:0>	0001 = U1TX
RPB4	RPB4R	RPB4R<3:0>	0010 = U2RTS
RPB15	RPB15R	RPB15R<3:0>	0011 = SS1
RPB7	RPB7R	RPB7R<3:0>	0100 = 保留
RPC7	RPC7R	RPC7R<3:0>	0101 = OC1
RPC0	RPC0R	RPC0R<3:0>	0110 = 保留
RPC5	RPC5R	RPC5R<3:0>	0111 = C2OUT
			1000 = 保留
			•
			•
			1111 = 保留
RPA1	RPA1R	RPA1R<3:0>	0000 = 无连接
RPB5	RPB5R	RPB5R<3:0>	0001 = 保留
RPB1	RPB1R	RPB1R<3:0>	0010 = 保留
RPB11	RPB11R	RPB11R<3:0>	0011 = SDO1
RPB8	RPB8R	RPB8R<3:0>	0100 = SDO2
RPA8	RPA8R	RPA8R<3:0>	0101 = OC2
RPC8	RPC8R	RPC8R<3:0>	0110 = 保留
			•
			•
			•
RPA9	RPA9R	RPA9R<3:0>	1111 = 保留
RPA2	RPA2R	RPA2R<3:0>	0000 = 无连接
RPB6	RPB6R	RPB6R<3:0>	0001 = 保留
RPA4	RPA4R	RPA4R<3:0>	0010 = 保留
RPB13	RPB13R	RPB13R<3:0>	0011 = SDO1
RPB2	RPB2R	RPB2R<3:0>	0100 = SDO2
RPC6	RPC6R	RPC6R<3:0>	0101 = OC4
RPC1	RPC1R	RPC1R<3:0>	0110 = OC5
RPC3	RPC3R	RPC3R<3:0>	0111 = REFCLKO
			1000 = 保留
			•
			•
			•
			1111 = 保留
RPA3	RPA3R	RPA3R<3:0>	0000 = 无连接
RPB14	RPB14R	RPB14R<3:0>	0001 = U1RTS
RPB0	RPB0R	RPB0R<3:0>	0010 = U2TX
RPB10	RPB10R	RPB10R<3:0>	0011 = 保留
RPB9	RPB9R	RPB9R<3:0>	0100 = SS2
RPC9	RPC9R	RPC9R<3:0>	0101 = OC3
RPC2	RPC2R	RPC2R<3:0>	0110 = 保留
RPC4	RPC4R	RPC4R<3:0>	0111 = C1OUT
RPC3	RPC3R	RPC3R<3:0>	1000 = 保留
			•
			•
			•
			1111 = 保留

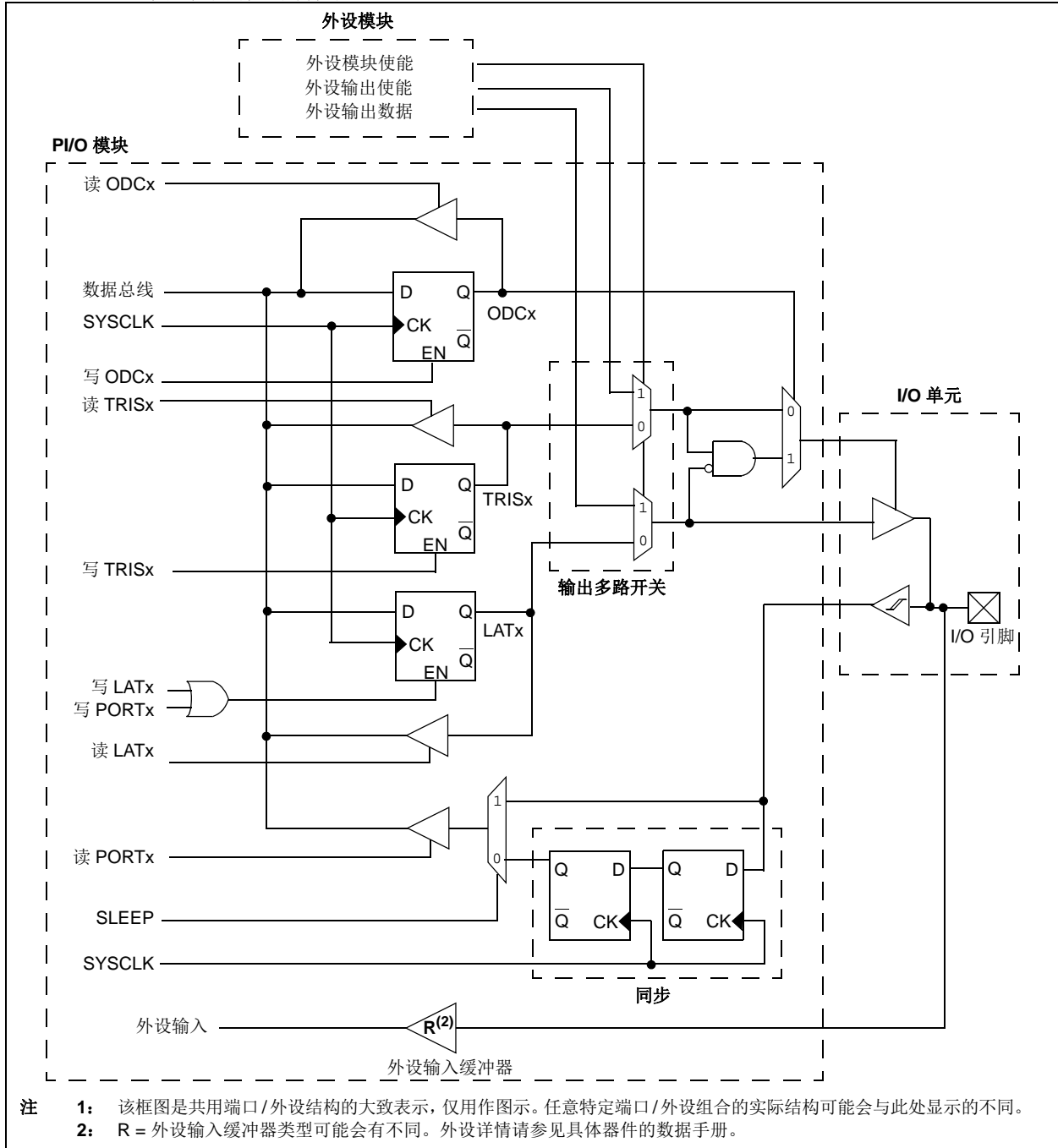
注 1: 该表给出了输出引脚选择的示例。关于可用的选择, 请参见具体器件的数据手册。

12.3.2 外设复用

许多引脚还支持一个或多个外设模块。当配置为外设操作时，引脚可能不能用作通用输入或输出。在许多情况下，虽然一些外设会改写 TRISx 配置，引脚仍必须配置为输入或输出。图 12-4 所示为端口如何与其他外设共用，以及端口所连接的相关 I/O 引脚。对于一些 PIC32 器件，可以在每个 I/O 引脚上复用多个外设功能。外设功能的优先级取决于具体器件数据手册引脚图中的引脚说明顺序。

请注意，引脚输出可以通过 TRISx 寄存器位进行控制，或者在某些情况下，通过外设本身进行控制。

图 12-4: 典型共用端口结构框图(1)



注 1: 该框图是共用端口/外设结构的大致表示，仅用作图示。任意特定端口/外设组合的实际结构可能会与此处显示的不同。
 2: R = 外设输入缓冲器类型可能会有不同。外设详情请参见具体器件的数据手册。

12.3.2.1 复用数字输入外设

以下情况是复用数字输入外设的特性：

- 外设不控制 TRISx 寄存器
一些外设要求引脚配置为输入，配置方法是将相应的 TRISx 位设为 1
- 外设输入路径与 I/O 输入路径无关，并使用依赖于外设的输入缓冲器
- PORTx 寄存器数据输入路径不受影响，并且能够读取引脚值

12.3.2.2 复用数字输出外设

以下情况是复用数字输出外设的特性：

- 外设控制输出数据
一些外设要求引脚配置为输出，配置方法是将相应的 TRISx 位设为 0
- 如果外设引脚具有自动三态功能（如 PWM 输出），则外设可以将引脚置为三态
- 引脚输出驱动器类型会受外设影响（如驱动能力和压摆率等）
- PORTx 寄存器输出数据不起任何作用

12.3.2.3 复用数字双向外设

以下情况是复用数字双向外设的特性：

- 外设可以自动将引脚配置为输出，但不能配置为输入
一些外设要求引脚配置为输入，配置方法是将相应的 TRISx 位设为 1
- 外设控制输出数据
- 引脚输出驱动器类型会受外设影响（如驱动能力和压摆率等）
- PORTx 寄存器数据输入路径不受影响，并且能够读取引脚值
- PORTx 寄存器输出数据不起任何作用

12.3.2.4 复用模拟输入外设

以下情况是复用模拟输入外设的特性：

所有数字端口输入缓冲器都被禁止，PORTx 寄存器读为 0，以防止瞬态开路电流。

12.3.2.5 复用模拟输出外设

以下情况是复用模拟输出外设的特性：

- 所有数字端口输入缓冲器都被禁止，PORTx 寄存器读为 0，以防止瞬态开路电流
- 不论相关的 TRISx 设置如何，模拟输出均由引脚驱动

注： 为了将与 ADC 模块复用的引脚用作数字 I/O，AD1PCFG 寄存器中对应的位（如存在）必须设为 1，即使关闭 ADC 模块时也需如此。

12.3.2.6 软件输入引脚控制

分配给 I/O 引脚的一些功能可能是那些不控制引脚输出驱动器的输入功能。这类外设的一个示例就是输入捕捉模块。如果使用相应的 TRISx 控制位将与输入捕捉相关的 I/O 引脚配置为输出引脚，则用户可以通过其相应的 LATx 寄存器手动影响输入捕捉引脚的状态。这种做法在有些情况下很有用，尤其适用于在没有外部信号连接到输入引脚时进行测试。

如前面的图 12-4 所示，外设多路开关的结构将决定外设输入引脚是否可以通过使用 PORTx 寄存器由软件进行控制。当使能外设功能时，图中所示的概念化的外设会断开 I/O 引脚与 PORTx 数据的连接。

一般来说，以下外设允许通过 LATx 寄存器手动控制它们的输入引脚：

- 外部中断引脚
- 输入捕捉引脚
- 定时器时钟输入引脚
- PWM 故障引脚

大多数串行通信外设在使用时将完全控制 I/O 引脚，因此不能通过相应的 PORTx 寄存器影响与该外设相关的输入引脚。这些外设包括以下模块：

- SPI
- I²C
- UART

12.3.3 电平变化通知引脚

电平变化通知（Change Notification, CN）引脚使 PIC32 器件能够向处理器发出中断请求，以响应选定输入引脚上的状态变化（相应的 TRISx 位必须为 1）。可用的 CN 输入引脚总数取决于所选的 PIC32 器件。更多详细信息，请参见具体器件的数据手册。

将使能引脚的值与指定 PORTx 寄存器在上一次读操作期间采样的值进行比较。如果引脚值不同于上一次读取的值，则会产生不匹配条件。不匹配条件会在任意已使能的输入引脚上发生。对这些不匹配条件进行逻辑或运算，从而提供单个电平变化中断信号。对于使能的引脚，将在每个内部系统时钟周期（SYSCLK）进行采样。

12.3.3.1 CN 配置和操作

CN 引脚配置如下：

1. 禁止 CPU 中断。
2. 将所需的 CN I/O 引脚设置为输入，方法是将相应的 TRISx 寄存器位设为 1。

注： 如果 I/O 引脚与模拟外设共用，则可能需要将该引脚配置为数字输入。

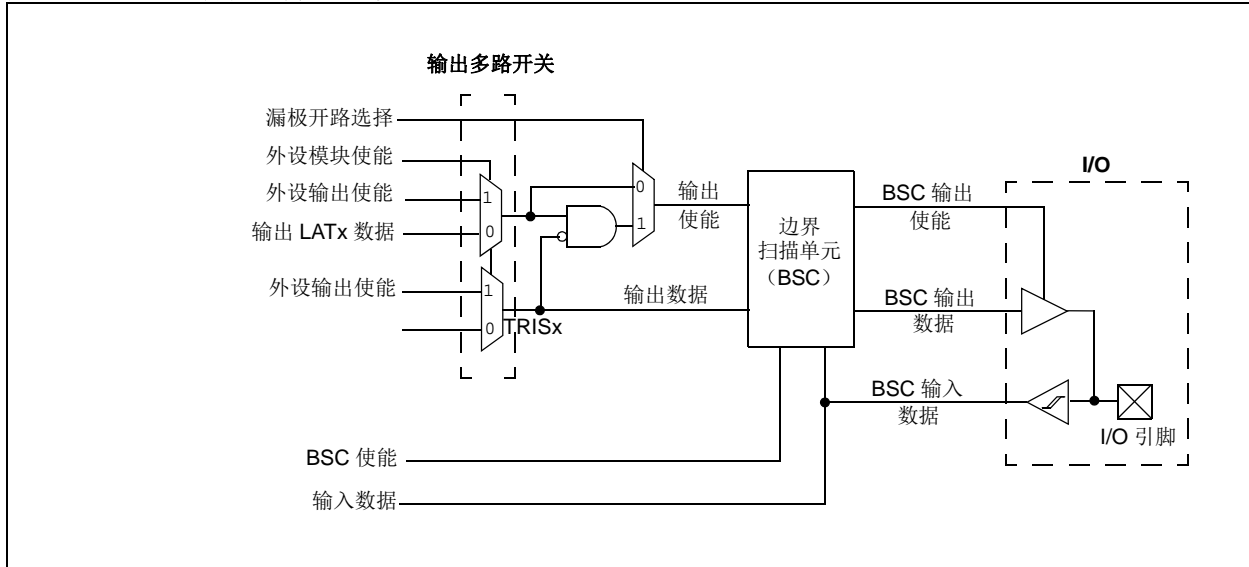
3. 使能 CN 模块，ON 位（CNCON<15>）= 1。
4. 使能各个 CN 输入引脚，使能可选上拉或下拉。
5. 读取相应的 PORTx 寄存器来清除 CN 输入引脚上的不匹配条件。
6. 配置 CN 中断优先级位 CNIP<2:0>（IPC6<20:18>）和子优先级位 CNIS<1:0>（IPC6<17:16>）。
7. 清零 CN 中断标志位 CNIF（IFS1<0>）= 0。
8. 使能 CN 中断允许位 CNIE（IEC1<0>）= 1。
9. 允许 CPU 中断。

当 CN 中断发生时，用户应该读与该 CN 引脚相关的 PORTx 寄存器。这样做将清除不匹配条件，并设置 CN 逻辑以检测下一次引脚电平变化。可以将当前的 PORTx 值与上一次 CN 中断时或初始化期间得到的 PORTx 读取值比较，用于确定发生了电平变化的引脚。CN 引脚有最小输入脉冲宽度规范。要了解更多信息，请参见具体器件数据手册的“电气特性”章节。

12.3.4 边界扫描单元的连接

PIC32 器件支持 JTAG 边界扫描。边界扫描单元 (Boundary Scan Cell, BSC) 位于内部 I/O 逻辑电路和 I/O 引脚之间, 如图 12-5 所示。大多数 I/O 焊盘都具有边界扫描单元, 但 JTAG 焊盘没有。对于正常的 I/O 操作, BSC 被禁止, 从而被旁路。BSC 的输出使能输入直接连接到 BSC 输出使能, 而 BSC 的输出数据输入直接连接到 BSC 输出数据。不具有 BSC 的焊盘是电源焊盘 (VDD、VSS 和 VCAP/VCORE) 和 JTAG 焊盘 (TCK、TDI、TDO 和 TMS)。

图 12-5: 边界扫描单元的连接



12.4 节能模式下的操作

12.4.1 休眠模式下的 I/O 端口操作

在器件进入休眠模式时，系统时钟会被禁止；但 CN 模块会继续工作。如果使能的 CN 引脚中的一个改变了状态，CNIF 位（IFS1<0>）将被置 1。如果 CNIE 位（IEC1<0>）被置 1，并且其优先级大于当前 CPU 优先级，器件将从休眠或空闲模式唤醒，并执行 CN 中断服务程序。

如果 CN 中断分配的优先级小于等于当前 CPU 优先级，CPU 不会被唤醒，器件将进入空闲模式。

12.4.2 空闲模式下的 I/O 端口操作

当器件进入空闲模式时，系统时钟源继续保持工作。SIDL 位（CNCON<13>）用于选择在空闲模式下模块是停止还是继续工作。

- 如果 SIDL = 1，模块会在空闲模式下继续采样输入 CN I/O 引脚；但会禁止同步
- 如果 SIDL = 0，模块会在空闲模式下继续同步并采样输入 CN I/O 引脚

12.5 各种复位的影响

12.5.1 器件复位

在发生器件复位时，所有 I/O 寄存器会被强制设为复位状态。

12.5.2 上电复位

在发生上电复位时，所有 I/O 寄存器会被强制设为复位状态。

12.5.3 看门狗复位

在发生看门狗定时器复位时，所有 I/O 寄存器不变。

12.6 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC32 器件系列而编写的，但其概念是相近的，通过适当修改并受到一定限制即可使用。当前与 I/O 端口相关的应用笔记有：

标题	应用笔记编号
目前没有相关的应用笔记。	N/A

注： 如需获取更多 PIC32 系列器件的应用笔记和代码示例，请访问 Microchip 网站 (www.microchip.com)。

12.7 版本历史

版本 A（2007 年 8 月）

这是本文档的初始版本。

版本 B（2007 年 10 月）

更新了文档（删除了“机密”状态）。

版本 C（2008 年 4 月）

将状态修改为“初稿”；将 U-0 修改为 r-x；修改了寄存器 12-13；修改了图 12-1 和 12-2。

版本 D（2008 年 5 月）

修改了寄存器 12-17，对 FRZ 增加了注释；对寄存器 12-19、12-30 和 12-31 增加了注释；修改了例 12-1 和 12-2；将保留位从“保持为”更改为“写入”；对 ON 位（CNCONx 寄存器）增加了注释。

版本 E（2011 年 7 月）

该版本包括以下更改：

- 在本章开始处增加了一条注释，提供关于补充文档的信息
- 将出现的所有 PIC32MX 更改为 PIC32
- 删除了第 12.1 节“简介”中关于 I/O 相关 SFR 的段落
- 增加了第 12.2.7 节“外设引脚选择寄存器”
- 删除了所有中断寄存器
- 删除了 TRISx、PORTx、LATx、ODCx、CNEN、CNPUE 寄存器及其关联的置 1、取反和清零寄存器
- 从电平变化通知控制寄存器中删除了 FRZ 位（见寄存器 12-1）
- 删除了相关的中断章节和小节
- 从第 12.4 节“节能模式下的操作”中删除了调试模式下的 I/O 端口操作
- 删除了“I/O 端口应用”、“I/O 引脚控制”和“设计技巧”章节
- 删除了第 12.2.6 节“CN 控制寄存器”
- 将第 12.2.5 节“ODCx 寄存器”重命名为第 12.2.4 节“漏极开路配置寄存器（ODCx）”
- 增加了第 12.2.5 节“模拟和数字端口引脚配置寄存器（ANSELx）”章节
- 增加了第 12.2.6 节“输入电平变化通知寄存器”章节
- 增加了第 12.3.1 节“外设引脚选择（PPS）”章节
- 在第 12.3 节“工作模式”中，删除了关于数字输入、模拟输入、数字输出、模拟输出、漏极开路配置和端口说明的章节
- 更新了第 12.3.3.1 节“CN 配置和操作”第二点中的注释
- 对整篇文档的寄存器格式进行了修改，并对整篇文档进行了少量更新

注:

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、dsPIC、FlashFlex、flexPWR、JukeBlox、KEELOQ、KEELOQ 徽标、Kleer、LANCheck、MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC³² 徽标、RightTouch、SpyNIC、SST、SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

The Embedded Control Solutions Company 和 mTouch 为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、ECAN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、KleerNet、KleerNet 徽标、MiWi、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICKIT、PICtail、RightTouch 徽标、REAL ICE、SQL、Serial Quad I/O、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2010-2014, Microchip Technology Inc. 版权所有。

ISBN: 978-1-63276-348-8

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949 ==

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。Microchip 的 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务中心

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://www.microchip.com/support>

网址: www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110

加拿大多伦多 Toronto
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 **Asia Pacific Office**
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 - 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 - 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 - 杭州
Tel: 86-571-8792-8115
Fax: 86-571-8792-8116

中国 - 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 - 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 - 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 - 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 - 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 - 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 - 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 - 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 - 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 - 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 - 新竹
Tel: 886-3-5778-3666
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-3019-1500

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或 82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Dusseldorf
Tel: 49-2129-3766400

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Pforzheim
Tel: 49-7231-424750

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Venice
Tel: 39-049-7625286

荷兰 Netherlands - Druenen
Tel: 31-416-690399
Fax: 31-416-690340

波兰 Poland - Warsaw
Tel: 48-22-3325737

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820